

多光子吸収光造形を用いたチップ間光インタコネクション

Intra-chip Optical Interconnection Using Multi-photon Polymerization



雨宮 智宏 (Tomohiro AMEMIYA, Ph.D.)

東京工業大学 未来産業技術研究所 助教
(Assistant Professor, IIR, Tokyo Institute of Technology)

IEEE, OSA, 応用物理学会, 日本光学会

受賞: コニカミノルタ画像科学奨励賞(2012), 矢崎学術賞(2016), 文部科学大臣表彰若手科学者賞(2016) など

著書: 透明マントを求めて, ディスカヴァートゥエンティワン(2014)

研究専門分野: 集積フォトニクス, 光通信, メタマテリアル, トポロジカルフォトニクス, フェムト秒レーザープロセッシング

あらまし 本稿では、チップ間光インタコネクション実現に向け、フェムト秒レーザーによる二光子造形を用いた3次元光配線法に関する研究を紹介する。まず、本技術で用いる3次元ポリマー細線の形状設計と作製条件の検討を行った。次に、この技術を用いて、実際に光源および光検出器チップ間の光接続を行うことで、高効率なチップ間光伝送を実現した。

1. はじめに

光通信は、80年代の光ファイバ普及による大陸間長距離伝送から始まり、家庭用の Fiber to the Home (FTTH)、コンピュータにおけるボード間通信[1]と、短距離にも適用が拡大している。光を用いた超高速伝送は、電気配線における回路遅延・伝送損失・電磁波干渉(EMI)などの問題を回避することができる上、波長多重化による大容量伝送も可能になる[2]。そのため今後は、プロセッサとメモリ間、分散プロセッサ間の情報転送など、更なる短距離のインタコネクション技術に利用されるであろうことは論を俟たない。

光インタコネクションにおいては、CMOSプロセスとの互換性を鑑みて、シリコン(Si)を主体にした光回路が採用される傾向にある[3]。しかし、光源には直接遷移半導体であるIII-V族半導体(InP, GaAsなど)

が要求されるため、材料系の異なるSi光回路に光を導入することは容易ではない。最も一般的なのは、個々の素子をディスクリットにレンズおよびファイバを介して繋ぐ手法であるが、近年、化合物半導体をSi光回路に貼り付けることで、光源を直接Si光回路内に形成することも試みられている[4]-[7]。

そのような中、本研究では、効率的にSi光回路内に光を導入する目的から、フェムト秒レーザーの多光子吸収によって作られた3次元ポリマー細線(Photonic wire bonding: PWB)を用いて、光源とSi光回路を接続することを考える。

多光子吸収光造形による紫外線硬化樹脂の三次元ナノ・マイクロ加工は、1990年代後半より行われているが[8][9]、これが実際に、光デバイスに対する実装技術となり得ることが示されたのは、最近の話である[10]。本技術を用いれば、フェムト秒レーザーを挿引するだけで三次元のポリマー細線を任意の場所に形成可能となり、後工程で各種光デバイスをフレキシブルに接続可能となる。Si光回路のへきかい面に三次元ポリマー細線やポリマーレンズを造形することで、他のチップや光ファイバとの接続が実証されている[11][12]。

以降の節では、解析・実験の両方をとおして、フェムト秒レーザーによる多光子吸収光造形が、光インタコネクションに対して優れた手法であることを示す。

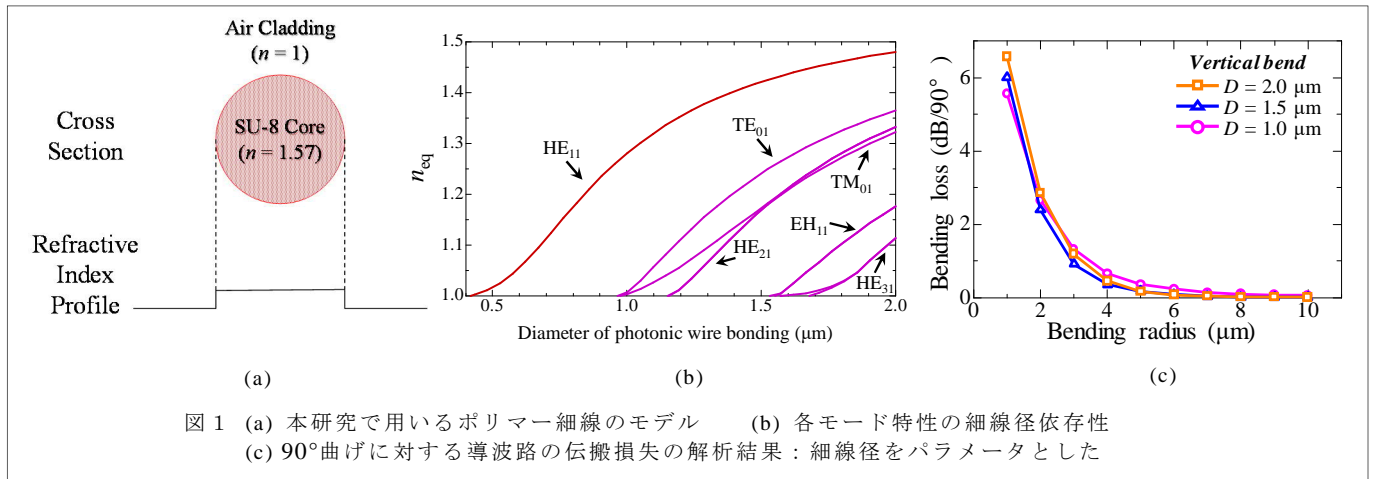
2. 三次元ポリマー細線の設計

本節では、3次元ポリマー細線の形状設計を行う。図1(a)に細線断面構造を示す。本研究では、フェムト秒レーザーで加工する紫外線硬化樹脂としてSU-8(屈折率1.57@1550nm)を選択し、細線の外側は空気と仮定した。解析には、有限要素法(Finite Element Method: FEM)を用いて、細線径をパラメータとして計算を行った。

波長1550nmにおける各モード特性の細線径依存性を計算した結果を図1(b)に示す。細線については、伝搬損失・曲げ損失を極力下げることが必須となるため、HE₁₁のシングルモードを維持可能な限界まで細線の断面積を広げることが望ましい。図1(b)の結果から、細線径は1~1.5μm程度が理想であることが見て取れた。

次に、時間領域差分法(Finite-difference time-domain method: FDTD method)による細線の曲げ損失解析を行った。曲げ半径をパラメータとしたときの伝搬損失の解析結果を図1(c)に示す。赤色のプロットが細線径1.0μm、青色のプロットが細線径1.5μm、黄色のプロットが細線径2.0μmに対する導波路損を表しており、いず

多光子吸収光造形を用いたチップ間光インタコネクション Intra-chip Optical Interconnection Using Multi-photon Polymerization



れの場合も曲率半径 6 μm 以上であれば損失 0.2 dB 以下で伝送可能であることが分かった。これは、光インタコネクション用途の3次元細線としては、十分な性能であるといえる。

3. 多光子吸収光造形による三次元ポリマー細線の作製

前述したように、ポリマー細線の単一モード伝送、かつ理想的な結合効率を実現するために、適切なポリマー細線の形状を得る必要がある。そのため本研究では、まず、多光子吸収プロセスにおいて、Ti:Sapphire レーザー出力をパラメータとして、ポリマー細線の形状の検討を行った。

プロセス手順は図2に示すとおりである。まず、Si基板上にスピコートによってベンゾシクロブテン (Benzocyclobutene : BCB) を塗布した後、各チップを貼り付け、ベーキングして BCB を固化させた。その後、約 200 μm の SU-8 を基板全体に塗布し、この基板に対して Ti:Sapphire レーザー (波長 800 nm、パルス幅 80

fs、繰り返し周波数 82 MHz) を対物レンズ (開口数: 0.95) で集光照射し、速度 10 $\mu\text{m}/\text{s}$ で挿引を行った。最後に、SU-8 developer により現像を行い、露光領域以外を除去した。

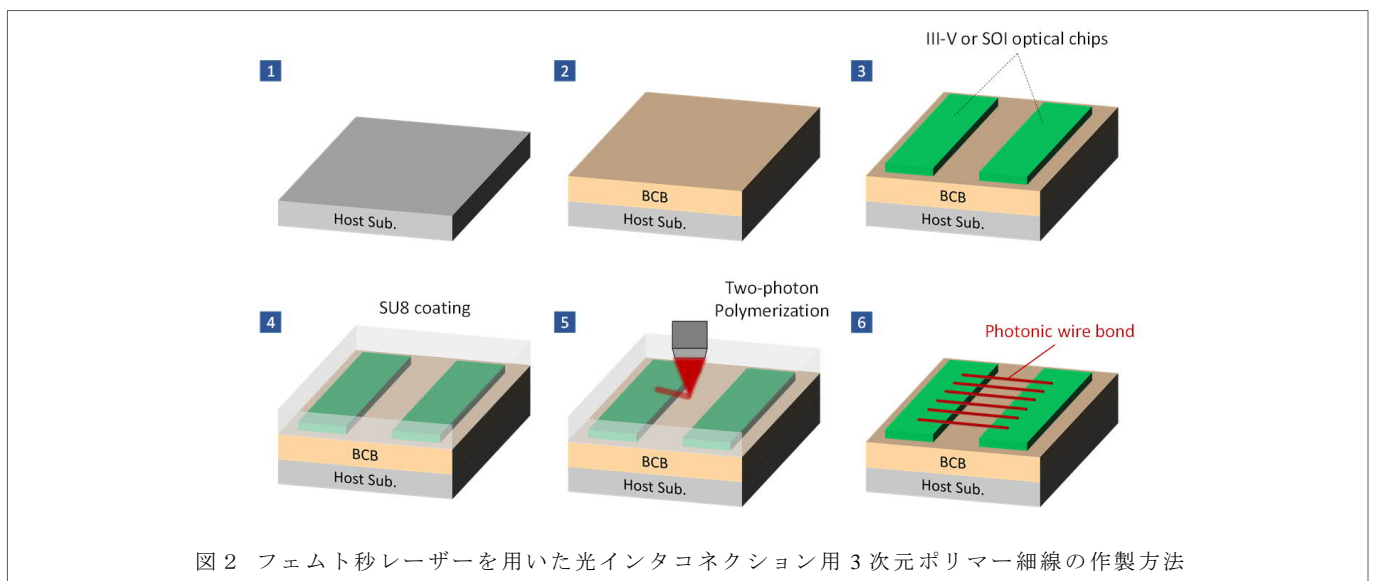
図3に、10 $\mu\text{m}/\text{s}$ の挿引速度下において作製されたポリマー細線径のレーザー出力依存性を示す。レーザー出力が 56, 70, 88 mW の3種類の場合について実験を行った結果、多光子吸収に基づく明瞭な露光が確認でき、ポリマー細線径が各々 1.7, 2.1, 2.5 μm となった。理論的には、ポリマー細線径 D は、平均レーザー出力 P および挿引速度 v を用いて、以下の式で与えられる[13]。

$$D = \omega_0 \sqrt{\ln \frac{4P^2}{\pi^2 \omega_0^2 v C_{th}}} \quad (1)$$

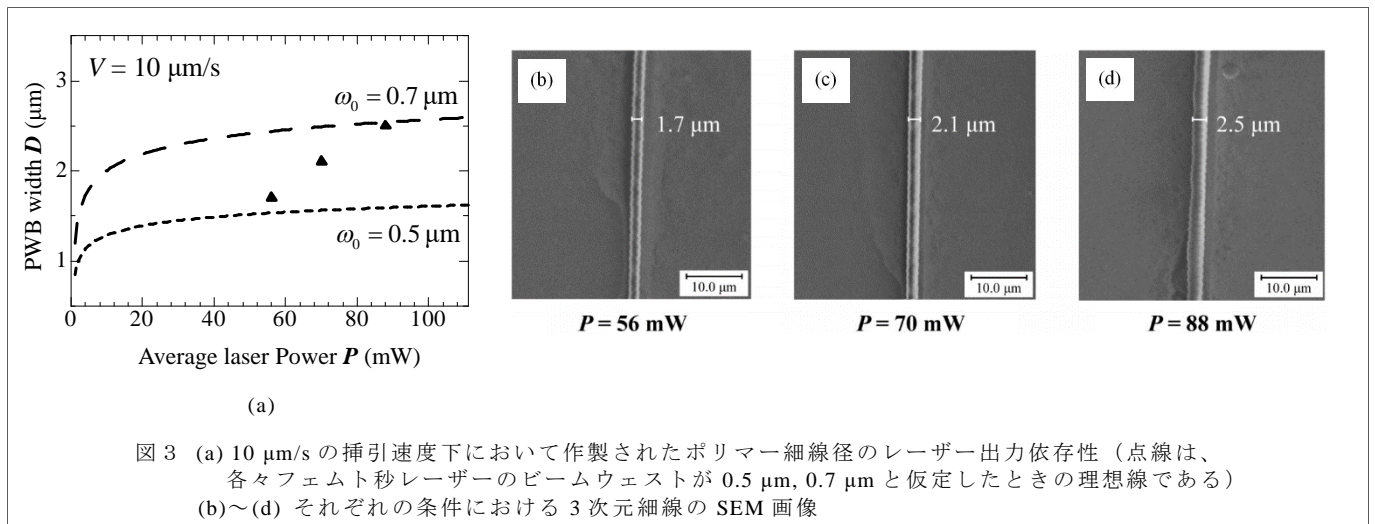
ここで、 C_{th} は SU-8 の 2 光子吸収閾値を表した定数であり、 $5.75 \times 10^{-3} \text{ mW}^2 \text{ s} / \mu\text{m}^5$ とした。また、ビームウェスト ω_0 は以下の式で与えられる。

$$\omega_0 = \frac{\lambda}{\pi NA} \quad (\text{NA はレンズの NA 値}) \quad (2)$$

ビームウェストを各々 0.5, 0.7 μm と仮定したときに、



多光子吸収光造形を用いたチップ間光インタコネクション Intra-chip Optical Interconnection Using Multi-photon Polymerization



(1)(2)式から計算した理論線を併せて図 3 にプロットする。実験結果は、2 本の理論線の間に収まっており、実験で用いたフェムト秒レーザーのビームウエストが 0.6 μm 前後であることと一致をみた。

4. 三次元ポリマー細線を用いたチップ間光インタコネクションにおける結合効率の解析

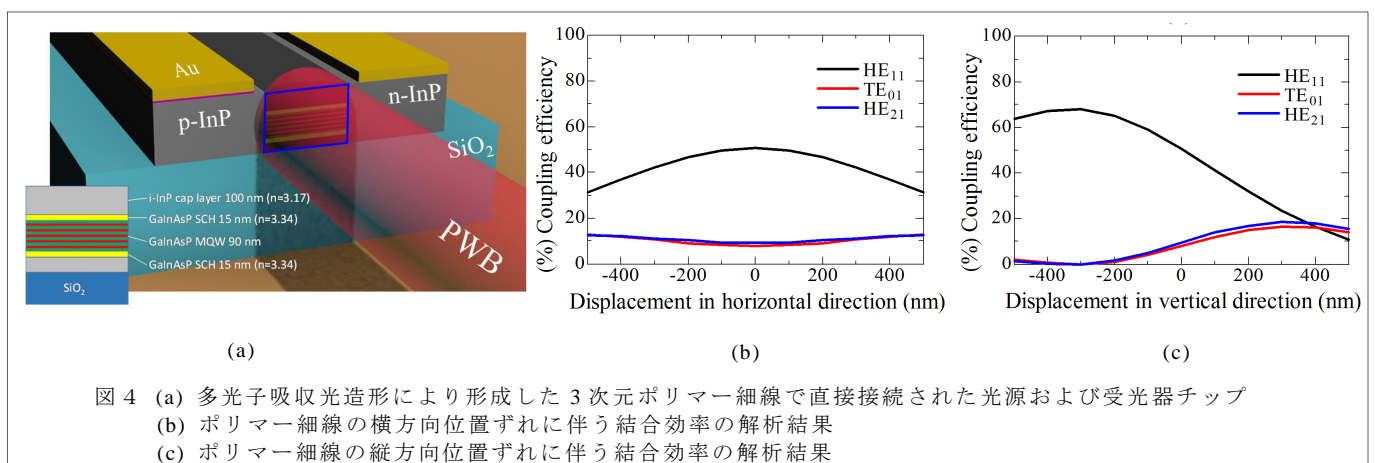
光インタコネクションにおいては、使用する光源 (もしくは受光器) と、前述した 3 次元ポリマー細線の位置ずれに伴う結合損失の許容範囲 (フェムト秒レーザープロセス時の作製トレランス) をあらかじめ知っておくことが重要になる。そこで本節では、結合効率の解析を行う。

計算モデルを図 4(a)に示す。まず、3 次元ポリマー細線の材料は、前節と同じく SU-8 とした。ポリマー細線径については、2, 3 節でも言及したように、フェムト秒レーザーで作製できる範囲で、単一モードを励振する目的から 1.5 μm に固定した。また、光源および受光器については、当グループで開発された光インタコネクション用途の横方向電流注入型 LD[14]-[21]および PD[22][23]を採用した。解析にあたって、各素子の構造は、既出の論文と同一とした。

図 4(b), (c)に、FDTD により計算された結合効率特性を示す。本結果については、半導体薄膜光源の活性層中心とポリマー細線の中央をゼロ点として、それぞれそこから x 軸, y 軸に平行にずれたときの結合損失を表している。 x 軸に比べて y 軸の位置特性が非対称になっているが、これは、上部の空気クラッドに対して下地基板の屈折率の高いため、光源の縦方向のモードが非対称になっていることに起因する。ゼロ点において、 HE_{11} モードに対する結合効率は約 50% となることが求められた (このとき、高次モード TE_{01} , HE_{21} への結合効率は 10% 以下)。また、両軸ともに、ゼロ点から $\pm 100 \text{ nm}$ 程度のずれなら、結合効率の変化は 10% 以内に抑えられた。本研究で用いているフェムト秒レーザーによる加工装置の位置ずれ誤差 ($\pm 100 \text{ nm}$) を考慮すると、この値は素子を作製する上で十分なものであると考えられる。

5. 多光子吸収光造形を用いたチップ間光インタコネクション

本節では、実際に横方向電流注入型 LD および PD チップ間の光接続を行うことで、チップ間光伝送の検証を行う [24][25]。



多光子吸収光造形を用いたチップ間光インタコネクション Intra-chip Optical Interconnection Using Multi-photon Polymerization

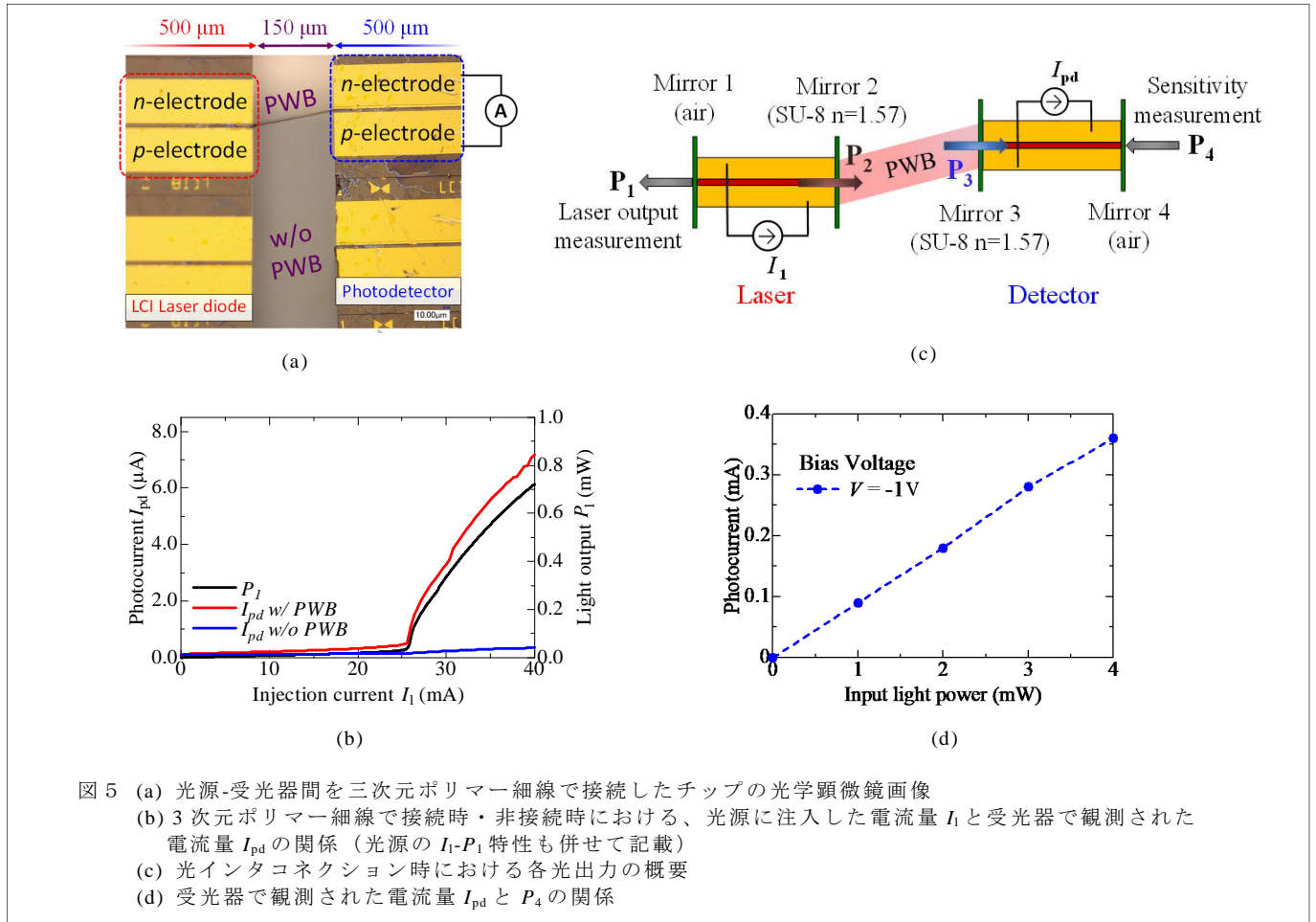


図5 (a) 光源-受光器間を三次元ポリマー細線で接続したチップの光学顕微鏡画像
(b) 3次元ポリマー細線で接続時・非接続時における、光源に注入した電流量 I_1 と受光器で観測された電流量 I_{pd} の関係 (光源の I_1 - P_1 特性も併せて記載)
(c) 光インタコネクション時における各光出力の概要
(d) 受光器で観測された電流量 I_{pd} と P_4 の関係

図5(a)に、Si基板上にハイブリッド実装(BCB接合)した光源-受光器間を3次元ポリマー細線で接続したチップの光学顕微鏡画像を記載する。素子の作製プロセスは3節で述べたものと同一であるため、ここでは割愛する。LDチップとPDチップの導波路中心を横方向に40 μm程度ずらしてSi基板上に実装し、それらのチップ間を3次元ポリマー細線によって接続した(このとき、チップ-PWB間の接合角度は、およそ10度となっている)。ここで、ポリマー細線径は1.5 μmとなるように多光子吸収光造形の条件を設定した。3次元ポリマー細線を各素子端面に固定するため、20 μm程度ストライプ上にもフェムト秒レーザーを掃引しているが、SU-8の屈折率は活性層に比べて低いことから、各素子への大きな影響がないことは計算により確認されている。

図5(b)には、LDに電流注入を行い、PD側で観測された光電流値を示す(比較のために、LD単体で駆動させた入出力特性 I_1 - P_1 も併せて示す)。3次元ポリマー細線で接続されていない素子間においては、PD側の電流値は測定限界(0.2 μA)以下だったことから、LDからの出射光が3次元ポリマー細線を通じてPD側へ適切に伝送されていることが確認された。

本測定系において、3次元ポリマー細線による結合効率は以下の式で与えられる。

$$10 \log \frac{P_3}{P_2} \approx 10 \log \frac{I_{pd} / \eta_{pd}}{2P_1} \quad (3)$$

ここで、 P_1 , P_2 , P_3 および I_{pd} について、図5(c)を参照のこと。図5(d)の実験結果から η_{pd} を算出し、(3)式に代入した結果、3次元ポリマー細線による結合効率は、およそ10dBと見積もられた。

6. まとめ

筆者らは、将来的な光インタコネクションの実現のために、多光子吸収光造形を用いた3次元ポリマー細線を用いることを検討している。その一環として、本研究では、Si基板上にハイブリッド実装した横方向注入型LDおよびPD間を3次元ポリマー細線により接続し、その伝送特性を観測した。結果、150 μm間隔のチップ間光伝送を実現した。

謝辞

本研究は、SCAT研究助成、JST CREST JPMJCR15N6, JPMJCR18T4、およびJSPS科研費(#15H05763, #16H06082)の援助により行われた。

多光子吸収光造形を用いたチップ間光インタコネクション Intra-chip Optical Interconnection Using Multi-photon Polymerization

引用文献

- [1] D. Kucharski et al., "10 Gb/s 15 mW optical receiver with integrated germanium photodetector and hybrid inductor peaking in 0.13 μm SOI CMOS technology," ISSCC Tech. Dig. Papers, No. 20.1, pp. 360-361, Feb. 2010.
- [2] D. A. B. Miller, "Device Requirements for Optical Interconnects to Silicon Chips," Proc. IEEE 97, 1166, (2009).
- [3] M.J.R. Heck et al., "Hybrid Silicon Photonic Integrated Circuit Technology," IEEE J. Sel. Top. Quantum Electron. 19, 6100117 (2013).
- [4] D. Liang et al., "Hybrid Silicon Evanescent Approach to Optical Interconnects," Appl. Phys. A 95, 1045 (2009).
- [5] D. Van Thourhout et al., "Nanophotonic Devices for Optical Interconnect," IEEE J. Sel. Top. Quantum Electron. 16, 1363 (2010).
- [6] G. Roelkens et al. "III-V/silicon photonics for on-chip and intra-chip optical interconnects," Laser & Photonics Reviews 4, 751 (2010).
- [7] J. M. Fedeli et al., "Towards Optical Networks on Chip with 200 nm Hybrid Technology," OFC, OMM3 (2011).
- [8] E.-S. Wu et al., "Two-photon lithography for microelectronic application," Optical/Laser Microlithography V, 776 (1992).
- [9] G. Witzgall et al., "Single-shot two-photon exposure of commercial photoresist for the production of three-dimensional structures," Optics Lett. 23, 1745 (1998).
- [10] N. Lindenmann et al., "Photonic wire bonding: a novel concept for chip-scale interconnects," Opt. Express 20, 17667 (2012).
- [11] N. Lindenmann et al., "Connecting silicon photonic circuits to multicore fibers by photonic wire bonding," J. Lightwave Technol. 33, 755 (2015).
- [12] T. Hoos et al., "Multi-Chip Integration by Photonic Wire Bonding: Connecting Surface and Edge Emitting Lasers to Silicon Chips," Optical Fiber Communication Conference (OFC'16), M21.7 (2016).
- [13] Y. Liu et al., "Large-format fabrication by two-photon polymerization of SU-8," Appl. Phys. A 100, 181 (2010).
- [14] S. Arai et al., "GaInAsP/InP membrane lasers for optical interconnects," IEEE J. Sel. Top. Quantum Electron. 17, 1381 (2011).
- [15] T. Hiratani et al., "Room-temperature Continuous-Wave Operation of Membrane Distributed-reflector Laser," Appl. Phys. Express 8, 112701 (2015).
- [16] D. Inoue et al., "High-modulation efficiency operation of GaInAsP/InP membrane distributed feedback laser on Si substrate," Optics Express 23, 29024 (2015).
- [17] D. Inoue et al., "Low-bias Current 10 Gbit/s Direct Modulation of GaInAsP/InP Membrane DFB Laser on Silicon," Optics Express 24, 18571 (2016).
- [18] T. Tomiyasu et al., "High differential quantum efficiency operation of GaInAsP/InP membrane distributed-reflector laser on Si," Appl. Phys. Express 10, 062702 (2017).
- [19] T. Hiratani et al., "High Efficiency Operation of Membrane Distributed-Reflector Lasers on Silicon Substrate," IEEE J. Sel. Top. Quantum Electron. 23, 3700108 (2017).
- [20] T. Hiratani et al., "High Efficiency Operation of GaInAsP/InP Membrane Distributed-Reflector Laser on Si," IEEE Photon. Technol. Lett. 29, 1832 (2017).
- [21] S. Arai and T. Amemiya, "Chapter Four - Semiconductor Membrane Lasers and Photodiode on Si," Semiconduct. Semimet. 99, 71 (2018).
- [22] Z. Gu et al., "On-chip Membrane-based GaInAs/InP Waveguide-type p-i-n Photodiode Fabricated on Silicon Substrate," Appl. Opt. 56, 7841 (2017).
- [23] Z. Gu et al., "20-Gbps operation of membrane-based GaInAs/InP waveguide-type p-i-n photodiode bonded on Si substrate," Appl. Phys. Express 11, 022102 (2018).
- [24] Z. Gu et al., "Investigation of Optical Interconnection by Using Photonic Wire Bonding," J. Laser Micro. Nanoen. 10, 148 (2015).
- [25] Z. Gu et al., "Optical Transmission Between III-V Chips on Si Using Photonic Wire Bonding," Optics Express 23, 22394 (2015).

この研究は、平成26年度SCAT研究助成の対象として採用され、平成27～29年度に実施されたものです。